基于 ROACH2 的数字终端实验平台搭建

张萌 [1,2]，张海龙 [1,2,3*]，王杰 [1]，李健 [1]，托乎提努尔 [1]

(1. 中国科学院新疆天文台，新疆乌鲁木齐，830011；2. 中国科学院大学，北京，100049；

3. 中国科学院 射电天文重点实验室，南京 210008)

摘要： 面向天文信号实时处理需求，搭建了基于 ROACH2 的射电天文数字终端实验平台。利用 MATLAB、Xilinx 等开发环境进行仿真，取得了原始实验数据；利用 CASPER 硬件平台实现了信号控制和预处理，并通过高速以太网将数据包传输至计算服务器进行后处理。搭建的实验平台实现了仿真、编译、运行的完整流程，为天文信号实时处理研究提供了良好的实验环境。

关键字：数字终端；ROACH2；实验平台；CASPER

中图分类号：P111.44　　文献标识码：A　　文章编号：

0 引言

采用多波束及 PAF[1]（Phased Array Feed）接收技术使射电观测获取的天文观测信号数据量成倍增长，观测数据需要实时处理来克服传输和存储速度的瓶颈。应用高速宽带数字终端[1]进行信号的实时处理，可以满足未来海量数据实时

* 通讯作者：张海龙,正高级工程师，博士，研究方向:数据密集型研究, E-mail:zhanghailong@xao.ac.cn

* 作者简介：张萌，女，硕士，研究方向：数据密集型研究. Email：zhangmeng@xao.ac.cn

基金项目：国家自然科学基金(11873082,11803080)；国家重点研发计划(2018YFA0404704)；中国科学院青年创新促进会；中国科学院天文台站设备更新及重大仪器设备运行专项经费支持

1 https://www.skatelescope.org/phased-array-feed/

处理的需求，当前数字终端系统主要包括对天文信号控制和预处理的可编程硬件平台和进行控制及复杂处理的高性能计算系统。

CASPER[2]（Collaboration for Astronomy Signal Processing and Electronics Research）的硬件平台因其免费、开源、可重用，目前得到许多大型射电望远镜的数字终端平台使用。美国 GBT（Green Bank Telescope）的脉冲星终端系统 GUPPI[3](Green Bank Ultimate Pulsar Processing Instrument)、Arecibo 使用的脉冲星终端 PUPPI[2] (The Puerto Rico Ultimate Pulsar Processing Instrument)，以及澳大利亚 Parkes 的 CASPSR[4] (CASPER Parkes Swinburne Recorder)均采用 CASPER 早期的硬件系统 IBOB[5]（Interconnect Break-out Board）和 BEE2[6]（Berkeley Emulation Engine）。美国 GBT 的 VEGAS[3]，德国 Effelsberg 的 PSRIX[7]终端，以及澳大利亚 Parkes 的 BPSR[8] (Berkeley Parkes Swinburne Recorder)采用了第一代 ROACH 系统构建，利用多台 ROACH 进行通道划分，将来自 IBOB 和 BEE2 平台的信号合并到一个板中。我国贵州 FAST[9][10]、上海 Tianma[4]均使用了 ROACH2[5]构建终端系统，进行频率通道划分，完成高速流数据处理。

为进一步研究现有的数字终端系统，实现高速天文信号实时处理，需要构建稳定的实验平台，为高速天文信号实时处理研究提供良好的实验环境，由于 CASPER 的数字终端软硬件平台通用性和开源性，本文基于 CASPER 软硬件实现了实验平台的搭建，并对所搭建的实验环境进行了系统测试。

---

[2] https://www.naic.edu/puppi-observing/

[3] http://www.gb.nrao.edu/vegas/report/

[4] http://radio.shao.cas.cn

[5] https://casper.ssl.berkeley.edu/wiki/ROACH2

1 硬件平台

CASPER 团组研发设计的许多设备都是基于 Xilinx 公司的 FPGA[11]芯片，通常典型的 CASPER 信号处理平台都有一个或者两个 ADC 与其连接，进行信号采集和少量的预处理，然后通过网络链路将数据发送到其他 FPGA 板或者 CPUs、GPUs，进行复杂的信号处理。目前可用的 CASPER 支持的 FPGA 板有 IBOB、ROACH 系列、SKARAB、SNAP 系列。本文实验平台的搭建选用稳定且使用较广泛的 CASPER 硬件平台 ROACH2，实验室实物如图 1 所示。

ROACH（Reconfigurable Open Architecture Computing Hardware）系列板卡是可重构开放式计算机硬件体系结构，是用于射电天文信号处理的独立可编程平台。ROACH2 是 ROACH 系列的最新版本，使用 Xilinx Virtex-6[6]系列 FPGAs。保留了 ROACH 的优点，但在处理能力、I/O 吞吐量和内存带宽方面提高了总体性能。它使用与 ROACH 相同的 PowerPC 440EPx，但是增加了用于芯片内部测试的 JTAG[7]（Joint Test Action Group）接口。

如图 2 所示，从结构上看 ROACH2 硬件平台主要被分成五个相互独立的子系统，包括 FPGA 子系统、处理器子系统、板卡管理子系统、测试调试子系统、信号存储子系统。核心部分是 Virtex-6 系列 XC6VSX475T FPGA，用于信号处理；PowerPC 440EPx 独立处理器运行简易 Linux 系统提供控制功能；四个 36×2M 的 QDR2（Quad Data Rate 2）SRAMs，以及单个 72bit 的 DDR3 RDIMM（Registered Dual In-line Memory Module）卡槽连接到 FPGA，可用于数据计

[6] https://www.xilinx.com/support/documentation/data_sheets/ds150.pdf

[7] https://zh.wikipedia.org/wiki/JTAG

算与存储；两个 ZDOK 接口，用于连接 ADC 等设备，四个 SFP +（Quad SFP+ Mezzanine board）端口，支持多达 8×10Ge 的数据链路，能够将数据包向下一级高速输出。

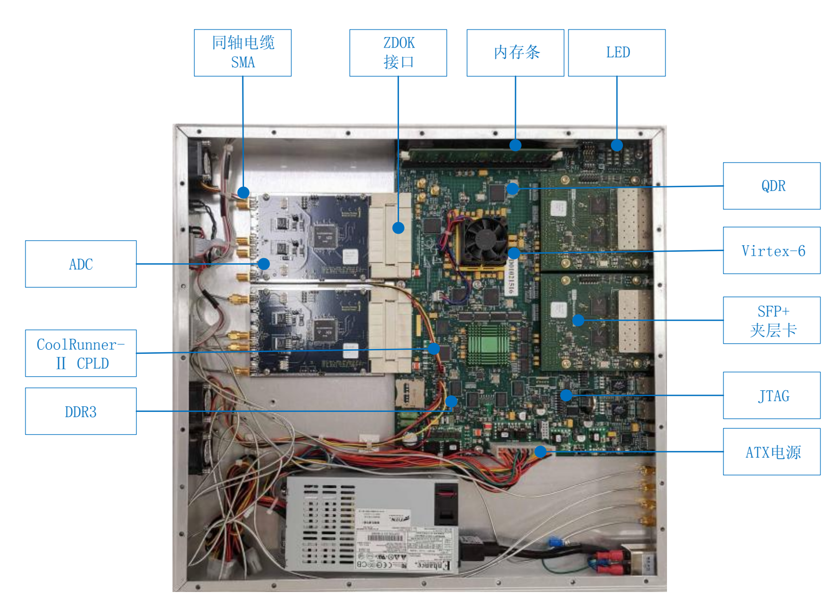
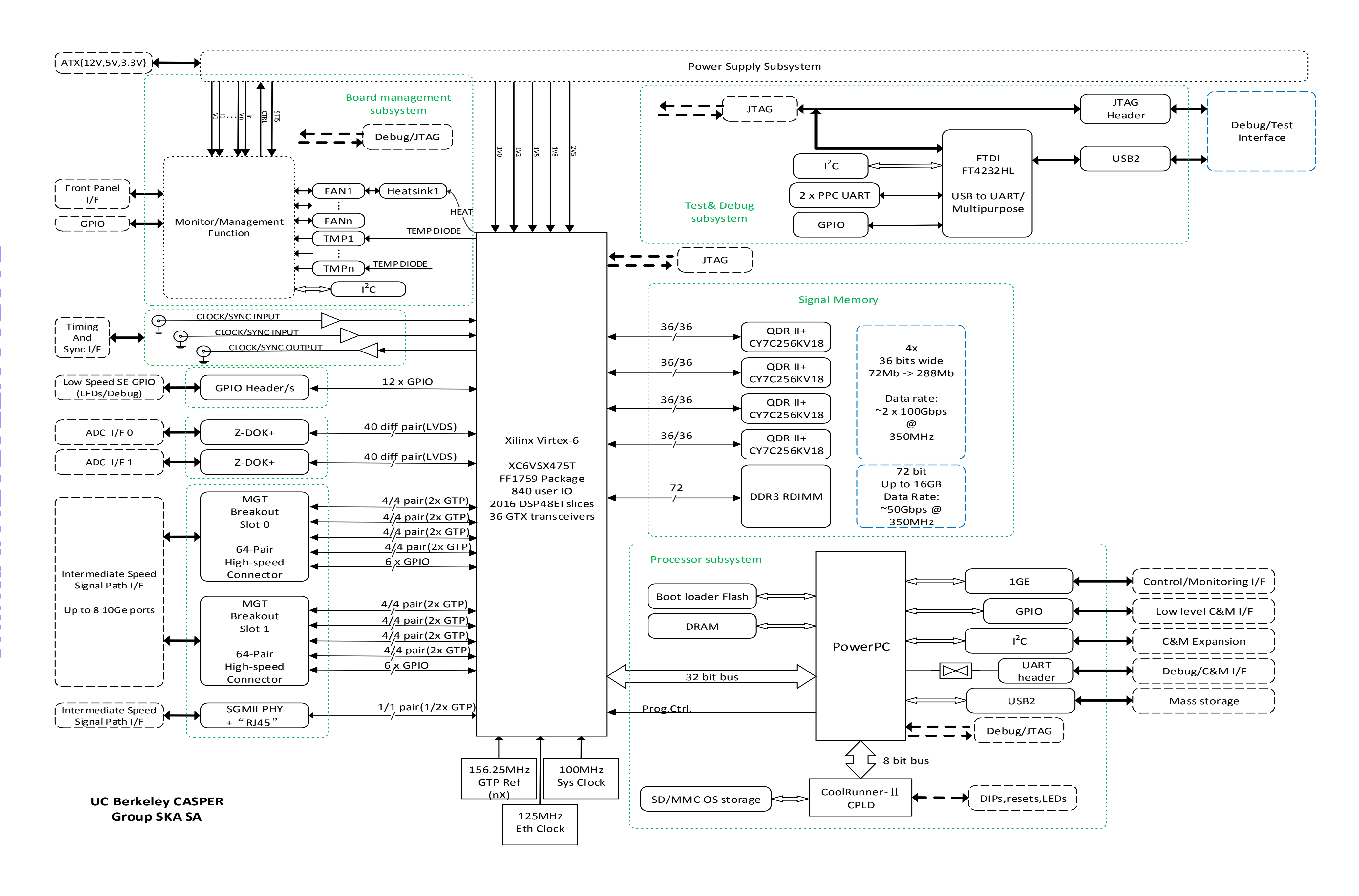


图 1 ROACH2 实物图

Fig. 1 The picture of ROACH2



ATX(12V,5V,3.3V)
Power Supply Subsystem
Board management subsystem
Debug/JTAG
Front Panel I/F
GPIO
Monitor/Management Function
FAN1
Heatsink1
FANn
TMP1
TMPn
HEAT
TEMP DIODE
TEMP DIODE
I2C
1V0
1V2
1V5
1V8
2V5
JTAG
JTAG Header
Debug/Test Interface
FTDI FT4232HL
USB to UART/ Multipurpose
USB2
I2C
2 x PPC UART
GPIO
Test& Debug subsystem
JTAG
Timing And Sync I/F
CLOCK/SYNC INPUT
CLOCK/SYNC INPUT
CLOCK/SYNC OUTPUT
Low Speed SE GPIO (LEDs/Debug)
GPIO Header/s
12 x GPIO
ADC I/F 0
ADC I/F 1
Z-DOK+
Z-DOK+
40 diff pair(LVDS)
40 diff pair(LVDS)
Intermediate Speed Signal Path I/F
Up to 8 10Ge ports
MGT Breakout Slot 0
64-Pair High-speed Connector
MGT Breakout Slot 1
64-Pair High-speed Connector
4/4 pair(2x GTP)
6 x GPIO
Intermediate Speed Signal Path I/F
SGMII PHY + "RJ45"
1/1 pair(1/2x GTP)
Xilinx Virtex-6
XC6VSX475T
FF1759 Package
840 user IO
2016 DSP48EI slices
36 GTX transceivers
Signal Memory
36/36
QDR II+ CY7C256KV18
4x
36 bits wide
72Mb -> 288Mb
Data rate:
~2 x 100Gbps
@
350MHz
72
DDR3 RDIMM
72 bit
Up to 16GB
Data Rate:
~50Gbps @
350MHz
Processor subsystem
Boot loader Flash
DRAM
PowerPC
32 bit bus
Prog.Ctrl.
1GE
GPIO
I2C
UART header
USB2
Debug/JTAG
Control/Monitoring I/F
Low level C&M I/F
C&M Expansion
Debug/C&M I/F
Mass storage
8 bit bus
SD/MMC OS storage
CoolRunner-II CPLD
DIPs,resets,LEDs
156.25MHz GTP Ref (nX)
100MHz Sys Clock
125MHz Eth Clock
UC Berkeley CASPER
Group SKA SA

图 2 ROACH2 系统结构图

Fig.2 The system structure diagram of ROACH2

2 软件环境

CASPER 工具包提供了一个用于 CASPER 硬件平台的设计环境。主要组件简称 MSSGE[8]（MATLAB/Simulink/System Generator/EDK）, MSSGE 工具包是针对基于 CASPER 硬件平台的一个软件开发平台，它们整合在一起形成一个设计和开发的平台环境。这个开发环境早期是由伯克利无线电研究中心为 BEE 硬件平台设计开发的 BEE_XPS 工具包 ,后将这个开发环境升级扩展到可以通用于所有的 CASPER 硬件平台。开发环境提供了图形化的设计界面，使用 Xilinx 系统生成工具包，使得设计编译实现过程整体化。

MSSGE 工具包的各个组件中，MATLAB 为 Simulink 提供了一个可编写脚本的后端，所有脚本均可通过 MATLAB 实现。Simulink 既可作为 CASPER ROACH2 的系统模型的原理图绘图工具，也可作为一种高层次的可以用于信号处理系统设计的仿真环境。System Generator 可以用于 FPGA 编程实现，是 Xilinx 公司的系统级设计工具 ,可以将其理解成一个转换工具 ,自动地将 Simulink 中设计的抽象模块映射成可靠的硬件实现[12]。System Generator 在编译期间将 Simulink 原理图转换为 HDL 代码（VHDL 或 Verilog）, 这大大简化了开发数字信号处理算法的设计过程。EDK（Embedded Development Kit）组件是用于 FPGA 的嵌入式开发，CASPER 硬件的编译基于 Xilinx EDK，通过它能够将上一步生成的硬件描述语言的代码编译成比特流文件并转换成操作系统可执行的 bof 文件，EDK 是 ISE 的扩展功能工具集合。

[8] https://casper.ssl.berkeley.edu/wiki/MSSGE_Toolflow

该实验平台软件可搭建在 Ubuntu x64 、RHEL 、CentOS x64 系统上。经过实际测试 MALTAB 服务包与 Xilinx 的 XSG、System Generator 存在版本兼容差异，须下载对应版本的 MATLAB 和 Xilinx，以及相应 MSSGE 库。

本文以系统 CentOS 7，软件 MATLAB 2012b、Xilinx14.7 为例进行说明，环境搭建流程如图 3 所示，在 CentOS 7 上依次安装 Xilinx14.7、MATLAB2012b。工具包需要两个库，即 DSP 块的 CASPER 库和硬件支持块的 BEE XPS 库，现两个库已捆绑在一个 mlib_devel 目录中，用户可以从 github 下载，需要注意的是在开发环境搭建过程中，应注意软件版本、安装路径与库文件存放路径的一致性。

在 Xilinx14 版本中删除了 ROACH2 依赖的部分模块，这些模块存在于 EDK 中，称为 pcores（peripheral cores），因此需要将删除的部分复制到 XPS_ROACH2_base/pcores 文件夹中进行更新。下载并安装完成后，编辑 startsg 的默认路径为文件存放的真实路径。更改完成后，直接运行 startsg，即可启动 MATLAB，等待成功导入 Xilinx 库和 CASPER 库后即可进行设计工作。

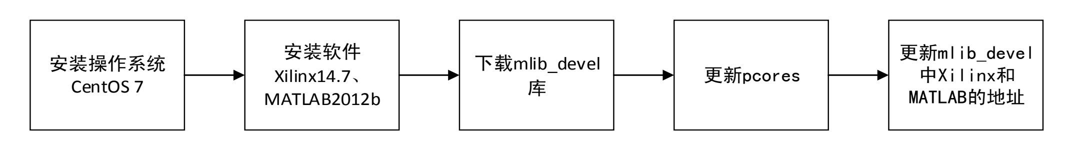


图 3 软件安装流程图示

Fig. 3 Flow chart of software installation

3 实验分析

实验平台的软硬件系统搭建完成后，需要实例验证其可用性。本文利用 CASPER 平台提供的实例对所搭建的平台进行了测试。

实例测试实现了从平台软件设计到硬件执行的完整处理流程，如图 4 所示。使用 MATLAB 中的 Simulink 进行设计、仿真，使用 casper_xps 编译文件，文件编译生成可执行文件后，将后缀名为 bof 的可执行文件上传到 ROACH2 平台的相应文件夹中，通过 Python 脚本远程控制文件在 ROACH2 上执行。

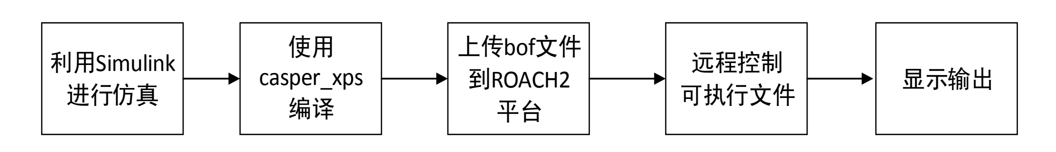


图 4 实验开发流程

Fig. 4 Flow chart of experimental process

首先在 Simulink 编译界面里进行图形化设计。创建新的仿真图形，添加 Xilinx 系统生成器和 XSG 核心配置块，然后按照描述的设计构架图，通过定位库基本元素选择需要的模块，并设置参数，搭建完整的顶层设计结构，本文以建立宽带频谱仪为例，其整体图形化程序如图 5 所示。在 Simulink 中建立架构图时主要应用三个库，CASPER XPS 库，包括封装了硬件之间接口等的黄色块；CASPER DSP 库，包括实现输出 DSP 功能等的绿色块；Xilinx 库，提供复用、延迟、添加等低级功能的蓝色块。

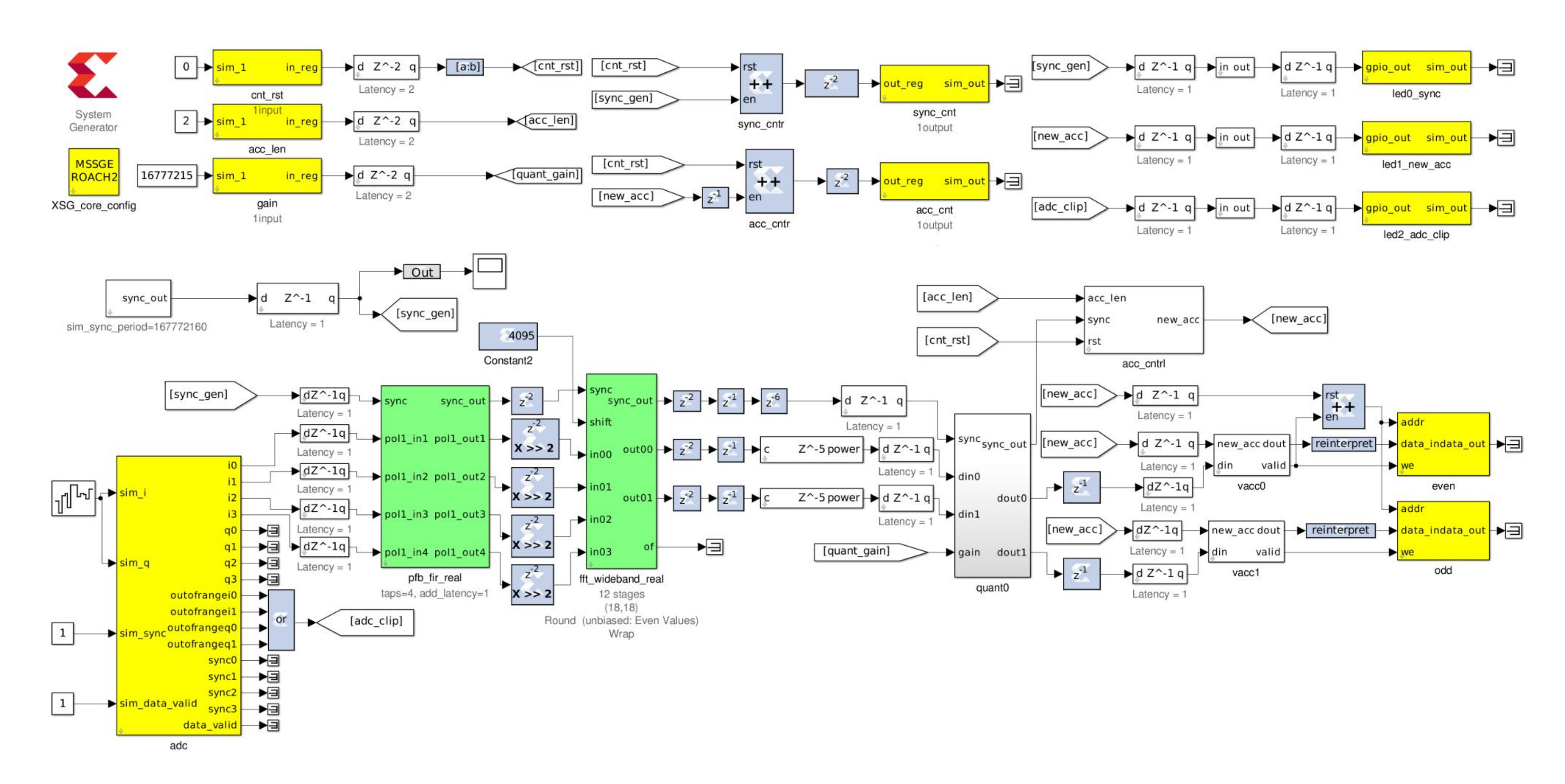


图 5 整体设计实现图示

Fig. 5 The diagram of overall design

在 Simulink 中的设计完成之后，可直接在其内部进行仿真，确保在编译之前没有错误，点击顶部工具栏中的执行按钮，即可实现仿真。如有错误则会弹出诊断窗口，可以单独处理，有些设计也可以查看示波器中的显示是否与设置一致以判断对错。

验证设计功能正确后，需将其编译成 FPGA 可以识别的代码。在 MATLAB 中输入指令 casper_xps 来启动编译器模块，这时将会弹出如图 6 所示的编译界面，所有选项保持默认，确保列出的设计是想要编译的，然后单击 gcs 返回最近选择的模块所在的系统路径，最后单击 Run XPS 开始编译。



图 6 编译启动界面

Fig. 6 Compile startup interface

经过较长一段时间的等待，编译正确并且完成之后，将会弹出一个成功实现编译的对话框如图 7 所示。

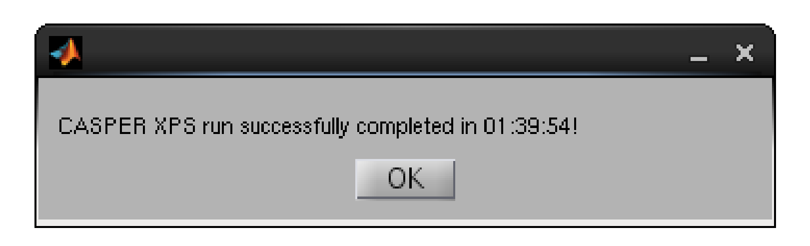


图 7 编译通过图示

Fig. 7 The diagram of successful compilation

编译通过之后会在右侧文件夹目录栏显示生成了多个文件，其中在 bit_files 文件夹中能够找到后缀名为 bof 的二进制文件，*.bof 文件即是可以在 ROACH2 上运行的文件。

设计、仿真、执行、编译等过程都在 CASPER 的软件开发平台上实现的，要在硬件平台 ROACH2 上执行下一步操作，需要将编译生成的 bof 文件上传到 ROACH2 平台相应文件夹中。经过多次尝试，针对 bof 文件上传，建议采用 NFS（Network File System）方式，远程 mount 其它服务器相关目录到 ROACH2 平台相应目录，这样只需复制 bof 文件到服务器上即可实现 bof 文件上传。再远程控制将编译的可执行文件在 ROACH2 上运行，完成配置和通信并实现显示输出。

本文以建立 2048 通道的频谱仪为例，使用 BPSG4[9]信号发生器产生 800 MHz 时钟信号，将时钟源连接到 ADC 上的 clk_i，并将 ROACH2 的时钟频率设置为 200MHz，输入信号由 ADC 数字化产生 4 个并行时间序列。利用 python 控制频谱仪在 ROACH2 上执行，将其转换为频域信号，最终输出频谱。

实验过程中，首先利用噪声源产生宽带信号，再利用带宽为 98-122MHz 的带通滤波器选择指定范围内的频率分量，积分 60 次时信号频谱如图 8 所示。

[9] https://www.aaronia.com/products/signal-generators/Signal-Generator-BPSG4/

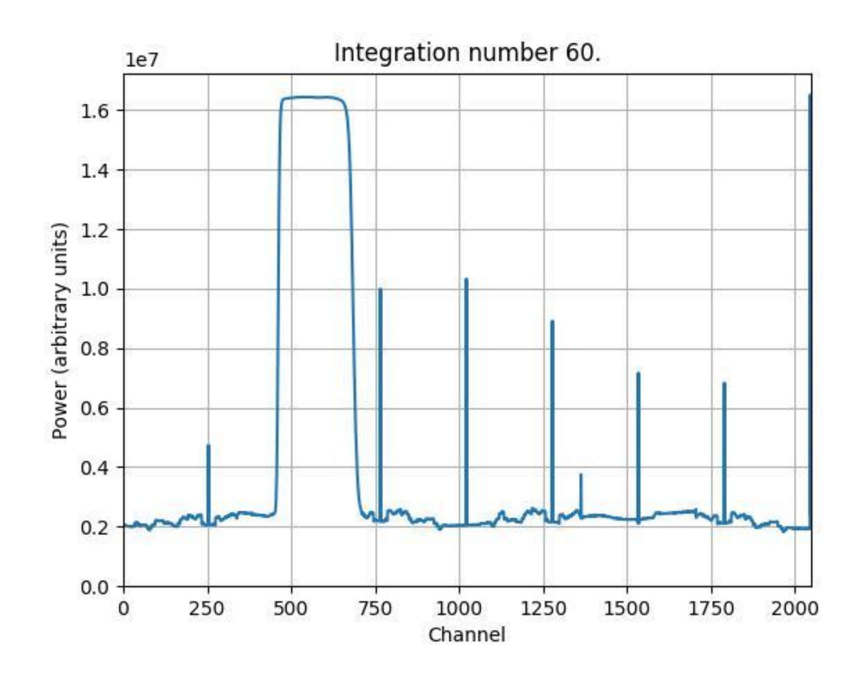


图 8 带宽 98-122MHz 信号频谱

Fig. 8 Bandwidth 98-122MHz signal spectrum

搭建的实验平台可以通过 10GbE 的 SFP+端口实现实验平台硬件设备之间的数据传输，通过 PPC 的 1GBE 端口读出预处理数据，通过 ZDOK 端口传输 ADC 数字化信号到 FPGA；可在 Simulink 设计中嵌入 HDL 定义的模块并进行实例化，创建新的 Xilinx 模块、CASPER 模块；利用 Simulink 和 CASPER 库中的模块，可以构建新的硬件设计，实现相关的天文信号处理功能。经过测试，本文搭建的实验平台可满足射电天文数字终端算法测试需求。

由于操作系统及应用软件版本不断更新并且相互不兼容，在实验过程中遇到了一系列版本不匹配问题。由于软硬件平台的更新换代，设计模块也在不断修正、替换、弃用、添加等，都影响了对不同版本库的调用，在建设过程中遇到了模块版本老、EDK 版本落后、参数不存在等报错提示，通过尝试替换不同版本的软件包解决了相关问题。CASPER 教程说明现已不在原网站上更新，本文实验平台搭建涉及到的库、实验中的 bof 文件可以到新疆天文台数据中心下载，网址

http://data.xao.ac.cn/static/RAOCH2_platform.tar.gz。

4 总结

本文根据射电天文海量信号实时处理需求，对数字终端系统环境建设进行了研究，借助通用性良好的 CAPSER 硬件开发平台及其相应软件环境，搭建了基于 ROACH2 的数字终端系统实验平台。利用 CAPSER 提供的示例对搭建的实验平台进行了测试、调试和分析，实现了相关实例设计、仿真、编译、运行的完整过程。实验结果表明，本文所搭建的平台运行平稳、可靠。目前所搭建的数字终端环境已经应用在脉冲星信号仿真处理，射频干扰抑制算法测试与高速数字信号传输等相关研究领域。

参考文献

[1] 杨文军,杨军,江悟,夏博,李健,崔朗,张华,李鹏,高志福.新疆天文台南山站 DBBC2 数字终端系统的建立[J].天文研究与技术,2018,15(01):32-39.

[2] WERTHIMER D. The CASPER collaboration for high performance open source digitalradio astronomy instrumentation. In: Proceedings of General Assembly and Scientifc Symposium. Istanbul: IEEE, 2011.

[3] RANSOM S M, DEMOREST P, FORD J, et al. GUPPI: Green bank ultimate pulsar processing instrument[C]//American Astronomical Society Meeting Abstracts# 214. 2009, 214.

[4] SARKISSIAN J M, CARRETTI E, STRATEN W V. The Parkes Pulsar Backends[C].

AIP Conference Proceedings, 2011, 1357, 351-352 .

[5] PARSONS A R, BACKER D C, SIEMION A, et al. A Scalable Correlator Architecture Based on Modular FPGA Hardware, Reuseable Gateware, and Data Packetization[J]. Publications of the Astronomical Society of the Pacific, 2008, 120(873): 1207-1221.

[6] CHANG C, WAWRZYNEK J, BRODERSEN R W, et al. BEE2: a high-end reconfigurable computing system[J]. IEEE Design & Test of Computers, 2005, 22(2): 114-125.

[7] LAZARUS P, KARUPPUSAMY R, GRAIKOU E, et al. Prospects for high-precision pulsar timing with the new Effelsberg PSRIX backend[J]. Monthly Notices of the Royal Astronomical Society, 2016, 458(1): 868-880.

[8] KEITH M J, JAMESON A, VAN STRATEN W, et al. The High Time Resolution Universe Pulsar Survey I: System configuration and initial discoveries[J]. Monthly Notices of the Royal Astronomical Society, 2010, 409(2):619-627.

[9] NAN R D, LI H X. Progress of FAST in science, technique and instrument (in Chinese). Sci Sin-Phys Mech Astron, 2014, 44: 1063-1074[南仁东，李会贤. FAST 的进展—科学、技术与设备[J]. 中国科学:物理学 力学 天文学, 2014, 44(10):1063-1074.]

[10] YU Y Z, PENG B, LIU K, et al. FAST ultra-wideband observation of abnormal emission-shift events of PSR B0919+06[J].Science China(Physics,Mechanics & Astronomy),2019,62(05):36-41.

[11] 赵盼孜,李彬华,毛梳哗,陶勇.幸运成像算法的 FPGA 实现[J/OL].天文研究与技术:1-7.

[12] 纪志成，高春能，吴定会. FPGA 数字信号处理设计教程 ：System Generator 入门与提高[M]. 西安电子科技大学出版社, 2008.

The construction of digital backend experiment platform based on ROACH2

ZHANG Meng[1,2], ZHANG HaiLong[1,2,3], WANG Jie[1], LI Jian[1], Tohtonur[1]

(1. Xinjiang Astronomical Observatory, Chinese Academy of Sciences, Urumqi 830011, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China；

3. Key Laboratory of Radio Astronomy, Chinese Academy of Sciences, Nanjing 210008, China)

Abstract： An experimental platform of radio astronomy digital backend based on ROACH2 was built for the real-time processing requirements of astronomical signals. Using MATLAB, Xilinx and other development environments to simulate the process of astronomical signals, and the raw data were obtained; the signal control and pre-processing were realized by CASPER hardware platform, and the data packet was transmitted to the computing server through high-speed Ethernet for post-processing. The experimental platform has realized the complete process of simulation, compilation and operation, and provided a good experimental environment for the real-time processing of astronomical signals.

Keywords： Digital Backend；ROACH2；Experimental Platform；CASPER